

PCT/JP 2004/011577

日 本 国 特 許 庁
JAPAN PATENT OFFICE

05. 8. 2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2003年 8月 6日

出 願 番 号
Application Number: 特願2003-287991
[ST. 10/C]: [JP 2003-287991]

出 願 人
Applicant(s): 東京エレクトロン株式会社

REC'D 24 SEP 2004

WIPO

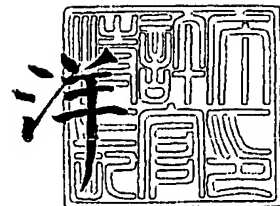
PCT

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 9月 9日

特許庁長官
Commissioner,
Japan Patent Office

小 川



出証番号 出証特2004-3081068

【書類名】 特許願
【整理番号】 A50925
【あて先】 特許庁長官殿
【国際特許分類】 G01R 27/00
【発明者】
 【住所又は居所】 大阪府大阪市中央区北浜 4 丁目 5 番 3 3 号住友金属工業株式会社
 内
 【氏名】 八壁 正巳
【特許出願人】
 【識別番号】 000002118
 【氏名又は名称】 住友金属工業株式会社
【代理人】
 【識別番号】 100109210
 【弁理士】
 【氏名又は名称】 新居 広守
 【電話番号】 06-4806-7530
【手数料の表示】
 【予納台帳番号】 049515
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 0117783

【書類名】 特許請求の範囲**【請求項 1】**

被検出コンデンサの容量を検出する回路であって、
前記被検出コンデンサに信号線を介して接続される第 1 バッファアンプ部と、
前記信号線と第 1 電源との間に直列に接続された第 1 及び第 2 ダイオードと、
前記信号線と第 2 電源との間に直列に接続された第 3 及び第 4 ダイオードとを含み、
前記第 1 バッファアンプ部の出力端子が、前記第 1 ダイオードと前記第 2 ダイオードとの第 1 接続点、及び、前記第 3 ダイオードと前記第 4 ダイオードとの第 2 接続点に接続されている

ことを特徴とする容量検出回路。

【請求項 2】

前記第 1 バッファアンプ部の電圧増幅率が 1 である

ことを特徴とする請求項 1 記載の容量検出回路。

【請求項 3】

前記第 1 バッファアンプ部の出力端子は、前記第 1 及び第 2 接続点と、それぞれ、第 1 及び第 2 コンデンサを介して交流的に接続され、

前記第 1 接続点は、第 1 抵抗を介して前記第 1 電源の電位と前記信号線の電位との間の電位に接続され、

前記第 2 接続点は、第 2 抵抗を介して前記第 2 電源の電位と前記信号線の電位との間の電位に接続されている

ことを特徴とする請求項 1 又は 2 記載の容量検出回路。

【請求項 4】

前記第 1 抵抗と前記第 1 コンデンサは、前記第 1 バッファアンプ部の出力信号のうち、前記被検出コンデンサの変化容量及び当該被検出コンデンサに加えるバイアス電圧の交流分に対応する周波数成分を通過させるような抵抗値及び容量値であり、

前記第 2 抵抗と前記第 2 コンデンサは、前記第 1 バッファアンプ部の出力信号のうち、前記被検出コンデンサの変化容量及び当該被検出コンデンサに加えるバイアス電圧の交流分に対応する周波数成分を通過させるような抵抗値及び容量値である

ことを特徴とする請求項 3 記載の容量検出回路。

【請求項 5】

前記第 1 抵抗と前記第 1 コンデンサとの接続点と前記第 1 接続点との間には第 2 バッファアンプ部が接続され、

前記第 2 抵抗と前記第 2 コンデンサとの接続点と前記第 2 接続点との間には第 3 バッファアンプ部が接続されている

ことを特徴とする請求項 3 又は 4 記載の容量検出回路。

【請求項 6】

前記第 1 接続点の電位と前記第 2 接続点の電位とが前記信号線の電位と同じになるように、前記第 1 ～ 第 3 バッファアンプ部のそれぞれの電圧増幅率が設定されている

ことを特徴とする請求項 5 記載の容量検出回路。

【請求項 7】

前記第 1 バッファアンプ部は、入力段の回路として、MOSFET を含み、

前記 MOSFET のゲートは、前記第 1 バッファアンプ部の入力端子に接続され、

前記 MOSFET の基板は、前記第 1 バッファアンプ部の出力端子に接続されている

ことを特徴とする請求項 1 ～ 6 のいずれか 1 項に記載の容量検出回路。

【請求項 8】

前記容量検出回路はさらに、

テスト信号を入力するためのテスト端子と、

前記第 1 バッファアンプ部の入力端子と前記テスト端子との間に直列に接続されたテスト用コンデンサとスイッチとを含む

ことを特徴とする請求項 1 ～ 7 のいずれか 1 項に記載の容量検出回路。

【請求項 9】

被検出コンデンサの容量を検出する回路であって、

前記被検出コンデンサに信号線を介して接続される電圧増幅率が1のバッファアンプ部と、

前記信号線と第1電源との間に、前記信号線から前記第1電源に向かって電流が流れる方向に直列接続された第1及び第2ダイオードと、

前記信号線と第2電源との間に、前記第2電源から前記信号線に向かって電流が流れる方向に直列接続され第3及び第4ダイオードと、

前記信号線と前記第1電源の電位以下で前記第2電源の電位以上の電位との間に接続された抵抗とを含み、

前記バッファアンプ部の出力端子が、前記第1ダイオードと前記第2ダイオードとの接続点、及び、前記第3ダイオードと前記第4ダイオードとの接続点に接続されている。

ことを特徴とする容量検出回路。

【請求項 10】

被検出コンデンサの容量を検出する回路であって、

前記被検出コンデンサに信号線を介して接続される電圧増幅率が1のバッファアンプ部と、

前記信号線と第1電源との間に、前記信号線から前記第1電源に向かって電流が流れる方向に直列接続された第1及び第2ダイオードと、

前記信号線と第2電源との間に、前記第2電源から前記信号線に向かって電流が流れる方向に直列接続され第3及び第4ダイオードと、

前記第1電源の電位以下で前記第2電源の電位以上の電位と前記信号線との間に接続された抵抗と、

前記バッファアンプ部の出力端子と、前記第1ダイオードと前記第2ダイオードとの第1接続点との間に接続されたコンデンサと、

前記第1接続点と、前記第1電源の電位と前記信号線の電位との間の電位とに接続された抵抗と、

前記バッファアンプ部の出力端子と、前記第3ダイオードと前記第4ダイオードとの第2接続点との間に接続されたコンデンサと、

前記第2接続点と、前記第2電源の電位と前記信号線の電位との間の電位とに接続された抵抗とを含む

ことを特徴とする容量検出回路。

【請求項 11】

被検出コンデンサの容量を検出する回路であって、

前記被検出コンデンサに信号線を介して接続される電圧増幅率が1の第1バッファアンプ部と、

前記信号線と第1電源との間に、前記信号線から前記第1電源に向かって電流が流れる方向に直列接続された第1及び第2ダイオードと、

前記信号線と第2電源との間に、前記第2電源から前記信号線に向かって電流が流れる方向に直列接続され第3及び第4ダイオードと、

前記第1バッファアンプ部の出力端子と、前記第1ダイオードと前記第2ダイオードとの第1接続点との間に直列に接続された第1コンデンサ及び第2バッファアンプ部と、

前記第1コンデンサと前記第2バッファアンプ部との接続点と、前記第1電源の電位と前記信号線の電位との間の電位とに接続された第1抵抗と、

前記第1バッファアンプ部の出力端子と、前記第3ダイオードと前記第4ダイオードとの第2接続点との間に直列に接続された第2コンデンサ及び第3バッファアンプ部と、

前記第2コンデンサと前記第3バッファアンプ部との接続点と、前記第2電源の電位と前記信号線の電位との間の電位とに接続された第2抵抗と、

前記第1電源の電位以下で前記第2電源の電位以上の電位と前記信号線との間に接続された第3抵抗とを含む

ことを特徴とする容量検出回路。

【請求項 12】

被検出コンデンサの容量を検出する方法であつて、

前記被検出コンデンサと電圧増幅率が 1 のバッファアンプ部とを信号線で接続し、

前記信号線と第 1 電源との間に第 1 及び第 2 ダイオードを直列に接続するとともに、前記信号線と第 2 電源との間に第 3 及び第 4 ダイオードを直列に接続し、

前記バッファアンプ部の出力端子を、前記第 1 ダイオードと前記第 2 ダイオードとの接続点、及び、前記第 3 ダイオードと前記第 4 ダイオードとの接続点に接続することによって、前記信号線に接続された前記第 1 ダイオード及び前記第 3 ダイオードの容量をキャンセルさせる

ことを特徴とする容量検出方法。

【書類名】明細書

【発明の名称】容量検出回路及び容量検出方法

【技術分野】

【0001】

本発明は、静電容量を検出する回路に関し、特に、微小な静電容量の変化分に対応した信号を出力する回路に関する。

【背景技術】

【0002】

従来、物理量の変化に応じて静電容量（以下、単に「容量」という。）が変化する容量型センサの検出回路として、図10に示される容量検出回路10がある。

この容量検出回路10は、容量型センサCsの容量に対応した電圧信号を出力する回路であり、容量型センサCs、入力保護回路11、抵抗Rh、バッファアンプ12、容量型センサCsとバッファアンプ12とを接続する信号線13等から構成される（入力保護回路としては、例えば、特許文献1参照）。

【0003】

容量型センサCsの1つの電極には電圧Vbが印加され、他の電極は、信号線13を介してバッファアンプ12の入力端子に接続されている。入力保護回路11は、信号線13に飛び込む静電気等の高電圧を電源電圧にクランプする回路であり、信号線13と正電源（+Vdd）及び負電源（-Vdd）との間に接続されたダイオードDp及びDmからなる。

【0004】

このような従来の容量検出回路10の動作は次の通りである。

いま、信号線13の寄生容量（浮遊容量）をCiとすると、バッファアンプ12の入力電圧Vinは、容量型センサCsに印加された電圧Vbを容量型センサCsと寄生容量Ciとで決まる分圧となるので、

$$V_{in} = V_b \cdot (1/j\omega C_i) / (1/j\omega C_s + 1/j\omega C_i)$$

となる。ところで、バッファアンプ12の電圧増幅率は1であるので、

$$V_{out} = V_{in}$$

が成立する。よって、上記2つの式からVinを消去すると、出力電圧Voutは、

$$V_{out} = V_b \cdot C_s / (C_s + C_i)$$

となる。ここで、容量型センサCsの容量が物理量の変化に依存する成分（変化容量ΔC）と依存しない成分（基準容量Cd）との和で表されたとすると、つまり、

$$C_s = C_d + \Delta C$$

で表されたとすると、上記出力電圧Voutは、

$$V_{out} = V_b \cdot (C_d + \Delta C) / (C_d + \Delta C + C_i)$$

となる。ここで、Vbが直流電圧のとき、出力電圧Voutのうち、物理量の変化に対応する交流分Voだけが最終的な信号となるので、その交流分Voは、

$$V_o = V_b \cdot \Delta C / (C_d + \Delta C + C_i) \quad \text{--- (式1)}$$

となる（ここで、Voは、物理量の時間的変化「例えばΔC」に依存する成分によるものであるということが出来る）。

【0005】

上記式1から分かるように、このような容量検出回路では、感度を向上させるためには、ΔC、Cd、Vbが一定であることから、寄生容量Ciを小さくする、又は、ゼロにすることが望ましい。

【特許文献1】特開平5-335493号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

ところが、寄生容量Ciを小さくすることは容易なことではない。

図11は、図10に示された容量検出回路10の通常動作時（ダイオードDp及びDm

が逆バイアスされている時)における等価回路図である。ここでは、ダイオード D_p 及び D_m の容量(逆バイアス時における空乏層容量)がそれぞれコンデンサ C_{dp} 及び C_{dm} として、バッファアンプ12の入力容量がコンデンサ C_g として図示されている。寄生容量 C_i は、これらのコンデンサ C_{dp} 、 C_{dm} 、 C_g の容量の合計値、つまり、

$$C_i = C_{dp} + C_{dm} + C_g$$

となるが、いずれも、必要不可欠な回路から生じる寄生容量である。

【0007】

ここで、もし、容量検出回路10全体をワンチップICで形成することができるならば、入力保護回路11を設けないことで、寄生容量 C_i を大幅に削減することができる。しかしながら、複数種類の部品を組み合わせる必要がある場合や容量型センサ C_s と検出回路とを離れた位置に実装しなければならない場合等においては、容量型センサ C_s と検出回路とが分離された構造で容量検出回路を実装しなければならず、バッファアンプ12の入力段に入力保護回路11を設けることは避けることができない。そのために、入力保護回路11に起因する寄生容量が加算されることとなり、容量検出回路の感度が低下してしまうという問題がある。

そこで、本発明は、このような課題に鑑みてなされたものであり、入力保護回路を備え、かつ、高い感度をもつ容量検出回路を提供することを目的とする。

【課題を解決するための手段】

【0008】

上記目的を達成するために、本発明に係る容量検出回路は、入力保護回路を構成するダイオードの容量をキャンセルする工夫を施している。

つまり、本発明に係る容量検出回路は、被検出コンデンサの容量を検出する回路であって、前記被検出コンデンサに信号線を介して接続される第1バッファアンプ部と、前記信号線と第1電源との間に直列に接続された第1及び第2ダイオードと、前記信号線と第2電源との間に直列に接続された第3及び第4ダイオードとを含み、前記第1バッファアンプ部の出力端子が、前記第1ダイオードと前記第2ダイオードとの第1接続点、及び、前記第3ダイオードと前記第4ダイオードとの第2接続点に接続されていることを特徴とする。これによって、信号線に接続された第1ダイオード及び第3ダイオードの両端が同電位となるので、ダイオードの容量がキャンセルされ、寄生容量が小さくなり、容量検出回路の感度が大きくなる。

【0009】

ここで、第1電源は好ましくは正の電位で、通常は、回路の中の正電源を用いる。また、第2電源は好ましくは負の電位で、通常は、回路の中の負電源又はグランドを用いる。第1バッファアンプ部はバッファアンプの機能を有するなら何でもよい。第1バッファアンプ部の電圧増幅率は「1」が最も好ましいが、それ以外の値でも可能である。さらに、被検出コンデンサに印加するバイアス電圧は交流でも、直流でも、直流がのった交流でもよい。

【0010】

また、前記第1バッファアンプ部の出力端子と前記第1及び第2接続点とを、それぞれ、第1及び第2コンデンサを介して交流的に接続し、前記第1接続点については、第1抵抗を介して前記第1電源の電位と前記信号線の電位との間の電位に接続し、前記第2接続点については、第2抵抗を介して前記第2電源の電位と前記信号線の電位との間の電位に接続してもよい。このとき、前記第1及び第2抵抗の抵抗値と前記第1及び第2コンデンサの容量値として、前記第1バッファアンプ部の出力信号のうち、前記被検出コンデンサの変化容量及び当該被検出コンデンサに加えるバイアス電圧の交流分に対応する周波数成分を通過させるような抵抗値及び容量値とするのが好ましい。これによって、第1バッファアンプ部の出力端子と前記第1及び第2接続点とは交流的に接続されることとなり、信号線に接続された第1ダイオード及び第3ダイオードの両端が交流的に同電位となるので、これらのダイオードの容量がキャンセルされ、寄生容量が小さくなり、被検出コンデンサの変化容量を検出する回路としての感度が大きくなる。

【0011】

また、前記第1抵抗と前記第1コンデンサとの接続点と前記第1接続点との間に、第2バッファアンプ部を接続するとともに、前記第2抵抗と前記第2コンデンサとの接続点と前記第2接続点との間に、第3バッファアンプ部を接続してもよい。ここで、好ましくは、前記第1接続点の電位と前記第2接続点の電位とが前記信号線の電位と同じになるように、前記第1～第3バッファアンプ部のそれぞれの電圧増幅率を設定する。更により好ましくは、第1～第3バッファアンプ部の電圧増幅率をすべて1とする。これによって、より確実に、第1ダイオード及び第3ダイオードの両端が同電位に確保される。

【0012】

また、前記第1バッファアンプ部は、入力段の回路として、MOSFETを含み、前記MOSFETのゲートが前記第1バッファアンプ部の入力端子に接続されている場合には、前記MOSFETの基板と前記第1バッファアンプ部の出力端子とを接続するのが好ましい。これによって、第1バッファアンプ部の入力容量がキャンセルされ、容量検出回路の感度が向上される。

【0013】

また、前記容量検出回路はさらに、テスト信号を入力するためのテスト端子と、前記第1バッファアンプ部の入力端子と前記テスト端子との間に直列に接続されたテスト用コンデンサとスイッチとを設けてもよい。これによって、容量検出回路を、被検出コンデンサと分離された回路として実現する場合に、被検出コンデンサが接続されていない状態であっても、被検出コンデンサが接続されているのに等しい状態とし、容量検出回路単体で動作テストを行うことができる。

【0014】

なお、本発明は、このような容量検出回路として実現することができただけでなく、入力保護回路のダイオードの容量をキャンセルすることによって感度を向上させる容量検出方法として実現することもできる。

【発明の効果】

【0015】

本発明に係る容量検出回路によれば、入力保護回路を構成するダイオードのうち、信号線に接続されたダイオードの容量がキャンセルされるので、信号線の寄生容量が小さくなり、容量検出回路の感度が大幅に向上される。

【0016】

また、容量検出回路を構成するバッファアンプ部の出力信号のうち、容量型センサの容量変化及び当該被検出コンデンサに加えるバイアス電圧の交流分に対応する周波数成分を入力保護回路のダイオードに印加させることで、入力保護回路を構成するダイオードのうち、信号線に接続されたダイオードの両端の電位が交流的に同一となり、容量がキャンセルされるので、信号線の寄生容量が小さくなり、容量型センサの容量変化を検出する容量検出回路としての感度が大幅に向上される。

【0017】

また、バッファアンプの入力段におけるMOSFETの基板とバッファアンプの出力端子とを接続しておくことで、バッファアンプの入力容量がキャンセルされるので、信号線の寄生容量が減少し、容量検出回路の感度が向上される。

【0018】

さらに、容量検出回路にテスト用コンデンサとスイッチとを組み込んでおくことで、容量型センサが接続されていない状態であっても、容量検出回路に容量型センサが接続されたに等しい状態を作ることができ、回路の動作テストを行うことが可能となる。一方、動作テストを行っていないときは、テスト用コンデンサをバッファアンプ部の入力端子と出力端子との間に接続しておくようにすることができる。

【発明を実施するための最良の形態】

【0019】

以下、本発明の実施の形態について図面を用いて詳細に説明する。

(実施の形態1)

図1は、本発明の一例として実施の形態1における容量検出回路20の回路図を例示したものである。

【0020】

この容量検出回路20は、容量型センサCsの容量に対応した電圧信号を出力する回路であり、容量型センサCs、入力保護回路21、抵抗Rh、バッファアンプ12、容量型センサCsとバッファアンプ12とを接続する信号線13等から構成される。信号線13は、プルアップ抵抗Rhを介して電源Vhに接続され、直流電位が固定されている。バッファアンプ12は、入力インピーダンスが高く、かつ、出力インピーダンスが低い電圧増幅率が1のインピーダンス変換器である。図10に示された従来の容量検出回路10に比べ、入力保護回路21の構成、及び、バッファアンプ12の出力と入力保護回路21とが接続されている点等が異なる。以下、従来の容量検出回路と同一の構成要素には同一の符号を付し、その説明を省略し、異なる点を説明する。

【0021】

入力保護回路21は、信号線13と正電源(+Vdd)との間に信号線13から正電源(+Vdd)に向かって電流が流れる方向となるように接続された2つのダイオードDp1及びDp2と、信号線13と負電源(-Vdd)との間に負電源(-Vdd)から信号線13に向かって電流が流れる方向となるように接続された2つのダイオードDm1及びDm2とから構成される。

【0022】

そして、バッファアンプ12の出力端子は、入力保護回路21のダイオードDp1とダイオードDp2との接続点21aに接続されるとともに、ダイオードDm1とDm2との接続点21bに接続されている。

【0023】

以上のように構成された容量検出回路20の動作は次の通りである。

図2は、図1に示された容量検出回路20の等価回路である。ここでは、ダイオードDp2及びDm1の容量がそれぞれコンデンサCdp及びCdmとして、バッファアンプ12の入力容量がコンデンサCgとして図示されている。

【0024】

コンデンサCdpに着目すると、その両端は、バッファアンプ12の入力端子及び出力端子に接続されているので、同電位となる。同様に、コンデンサCdmの両端も同電位となる。つまり、これらのコンデンサCdp及びCdmは、いずれも、その両端が同電位となり、蓄積電荷がゼロとなり、見かけ上、容量Cdp及びCdmがゼロとなる。これは、コンデンサの容量Cと蓄積電荷Qと両端子間の電圧Vとの関係、

$$Q = C \cdot V$$

において、 $V = 0$ の場合に $Q = 0$ 、つまり、蓄積電荷がゼロとなり、見かけ上、容量Cがゼロの場合に等しいこととなることから容易に理解できる。

【0025】

以上のことから、信号線13に接続されている2つのダイオードDp2及びDm1の容量(コンデンサCdp及びCdm)を無視することができるので、信号線13の寄生容量Ciは、コンデンサCgだけ、つまり、

$$C_i = C_g$$

となる。よって、従来の容量検出回路10における信号線13の寄生容量Ci(=Cdp+Cdm+Cg)に比べ、入力保護回路に起因する容量分が削減されることとなり、その分だけ、容量検出回路20の感度が向上する。つまり、上述の式1における分母に含まれるCiが大幅に小さくなり、回路ゲイン、

$$\Delta C / (C_d + \Delta C + C_i)$$

が従来よりも大幅に大きくなる。

【0026】

(実施の形態2)

図3は、本発明の一例である実施の形態2における容量検出回路30の回路図を例示したものである。

【0027】

この容量検出回路30は、容量型センサCsの容量に対応した電圧信号を出力する回路であり、容量型センサCs、入力保護回路31、抵抗Rh、バッファアンプ12、コンデンサCp、コンデンサCm、容量型センサCsとバッファアンプ12とを接続する信号線13等から構成される。図1に示された実施の形態1の容量検出回路20に比べ、2つのコンデンサCp及びCmと2つの抵抗Rp及びRmが追加されている点が異なる。以下、実施の形態1の容量検出回路20と同一の構成要素には同一の符号を付し、その説明を省略し、異なる点を説明する。

【0028】

入力保護回路31のダイオードDp1とダイオードDp2との接続点31aには、正の固定電圧Vpとの間に抵抗Rpが接続されるとともに、バッファアンプ12の出力端子との間にコンデンサCpが接続されている。同様に、入力保護回路31のダイオードDm1とダイオードDm2との接続点31bには、負の固定電圧Vmとの間に抵抗Rmが接続されるとともに、バッファアンプ12の出力端子との間にコンデンサCmが接続されている。

【0029】

コンデンサCpと抵抗Rpは、バッファアンプ12の出力電圧を入力とし、これらの接続点を出力とするハイパスフィルタを構成しているが、容量型センサCsの変化容量 ΔC 及びバイアス電源の電圧Vb（交流分）に対応する周波数帯域の信号を通過させる時定数となるように、その容量値及び抵抗値が設定されている。同様に、コンデンサCmと抵抗Rmについても、同様の周波数帯域の信号を通過させる時定数となるように、その容量値及び抵抗値が設定されている。したがって、バッファアンプ12の出力電圧の交流分がコンデンサCmを通過して入力保護回路31の接続点31bに印加されることになる。

【0030】

正の固定電圧Vpは、信号線13の電位Vhと正電源(+Vdd)との間の値であり、ダイオードDp1及びDp2がいずれも通常動作において逆バイアスとなるようにバイアスしておくための直流電位である。同様に、負の固定電圧Vmは、信号線13の電位Vhと負電源(-Vdd)との間の値であり、ダイオードDm1及びDm2がいずれも通常動作において逆バイアスとなるようにバイアスしておくための直流電位である。

【0031】

以上のように構成された容量検出回路30の動作は次の通りである。

図4は、図3に示された容量検出回路30の等価回路である。ここでは、ダイオードDp2及びDm1の容量がそれぞれコンデンサCdp及びCdmとして、バッファアンプ12の入力容量がコンデンサCgとして図示されている。

【0032】

信号線13における電圧の交流分は、バッファアンプ12から出力され、コンデンサCp及びCmを通過して、入力保護回路31の接続点31a及び31bに印加される。つまり、交流分に着目すると、コンデンサCdp及びCdmは、それぞれ、両端の電位が同一となり、実施の形態1と同様に、見かけ上、容量Cdp及びCdmがゼロとなる。

【0033】

以上のことから、信号線13に接続されている2つのダイオードDp2及びDm1の容量（コンデンサCdp及びCdm）を無視することができるので、信号線13の寄生容量CiはコンデンサCgだけとなり、実施の形態1と同様の効果が奏される。

【0034】

以上の動作を解析式を用いて説明すると次の通りである。

図5(a)は、容量検出回路30が定常状態、つまり、容量型センサCsの容量が定常値Cdに等しい（変化容量 $\Delta C=0$ である）ときの各箇所での電圧値を記入した回路図である。ここで電圧Vbを直流とする。つまり、信号線13の電圧はVhであり、バッファ

アンプ12の出力電圧は V_h であり、入力保護回路31の接続点31aの電圧は V_p であり、入力保護回路31の接続点31bの電圧は V_m である。

【0035】

一方、図5(b)は、容量検出回路30の容量型センサ C_s の容量が変化しているときの各箇所での電圧値を記入した回路図である。つまり、信号線13の電圧は $(V_{sig} + V_h)$ であり、バッファアンプ12の出力電圧は $(V_{sig} + V_h)$ であり、入力保護回路31の接続点31aの電圧は $(V_{sig} + V_p)$ であり、入力保護回路31の接続点31bの電圧は $(V_{sig} + V_m)$ である。

【0036】

ここで、抵抗 R_h 及びバッファアンプ12の入力抵抗が極めて高く、信号線13の電荷量が保存されるとすると、図5(a)に示された定常状態における信号線13の電荷量 Q_1 と図5(b)に示された変化状態における信号線13の電荷量 Q_2 とが等しくなる。

【0037】

ここで、図5(a)に示された定常状態における信号線13の電荷量 Q_1 は、
$$Q_1 = C_d \cdot (V_h - V_b) + C_{dp} \cdot (V_h - V_p) + C_{dm} (V_h - V_m) + C_g \cdot V_h$$

である。一方、図5(b)に示された変化状態における信号線13の電荷量 Q_2 は、
$$Q_2 = (C_d + \Delta C) \cdot (V_{sig} + V_h - V_b) + C_{dp} \cdot (V_{sig} + V_h - V_{sig} - V_p) + C_{dm} (V_{sig} + V_h - V_{sig} - V_m) + C_g \cdot (V_{sig} + V_h)$$
である。そして、

$$Q_1 = Q_2$$

が成立する。これらの式より、容量型センサ C_s の容量変化に対応する信号成分 V_{sig} は、

$$V_{sig} = (\Delta C / (C_d + \Delta C + C_g)) \cdot (V_b - V_h)$$

と表される。この式から、バッファアンプ12の出力信号の交流分は、入力保護回路31の2つのダイオード D_{p2} 及び D_{m1} の容量(コンデンサ C_{dp} 及び C_{dm})の影響を受けないことが分かる。つまり、信号線13の寄生容量 C_i は、見かけ上、コンデンサ C_g だけとなり、従来よりも感度が大きくなる。

【0038】

以上、本発明に係る容量検出回路について、2つの実施の形態を用いて説明したが、本発明は、これらの実施の形態に限定されるものではない。

【0039】

たとえば、バイアス電源の電圧 V_b を交流や直流がのった交流としてもよい。また、図6に示される容量検出回路40のように、バッファアンプ42及び43を2つのダイオードの接続点とバッファアンプ12の出力端子からコンデンサ C_p 又は C_m を介して接続してもよい。この容量検出回路40は、実施の形態2における容量検出回路30の接続点31aと抵抗 R_p との間、及び、接続点31bと抵抗 R_m との間に、入力インピーダンスが高く、かつ、出力インピーダンスが低い電圧増幅率が1のインピーダンス変換器(それぞれ、バッファアンプ42及び43)を挿入した回路に相当する。これによって、バッファアンプ12の出力負荷から入力保護回路41が切り離されるとともに、バッファアンプ42及び43を介して入力保護回路41の接続点41a及び41bに電圧が供給されるので、コンデンサ C_{dp} 及び C_{dm} の両端の電位がより確実に同電位に保持され得る。

【0040】

また、図7の回路図に示されるように、バッファアンプ12の内部の回路において、入力端子がMOSFETのゲートに接続されている場合には、バッファアンプ12の入力容量(コンデンサ C_g)は、そのMOSFETのゲート容量であり、その大部分がゲート基板間の容量である。したがって、このような場合においては、MOSFETの基板とバッファアンプ12の出力端子とを接続してもよい。これによって、ゲート基板間の容量がキャンセルされ、寄生容量 C_i が小さくなり、容量検出回路の感度が向上される。

【0041】

また、容量型センサ C_s を除く容量検出回路がワンチップ IC やブレッドボード等で実現される場合においては、図 8 の回路図に示されるように、容量検出回路をテストするための回路を付加しておいてもよい。図 8 の回路図では、バッファアンプ 12 の入力端子は、テスト用コンデンサ 50 とスイッチ 51 とを介して、テスト用 PAD (IC の電極端子) 52 に接続され、スイッチ 51 の制御端子は切替用 PAD 53 (あるいは、スイッチ切替制御回路) に接続されている。このような構成によって、テスト時には、切替用 PAD 53 から所定の第 1 電圧を印加してスイッチ 51 をテスト用 PAD 52 に接続しテスト状態とすることで、容量検出回路に容量型センサ (テスト用コンデンサ 50) が接続された状態となり、テスト用 PAD 52 にテスト信号を入力する等によって容量検出回路をテストすることができる。一方、テスト完了後には、切替用 PAD 53 から所定の第 2 電圧を印加してスイッチ 51 をバッファアンプ 12 の出力端子に接続してテスト用コンデンサ 50 の両端を同電位とし、感度低下を起こさないようにしておくこともできる。

【0042】

また、実施の形態 1 及び 2 におけるバッファアンプ 12、42、43 は、図 9 に示されるオペアンプ (演算増幅器) によるボルテージフォロワで構成してもよいし、MOSFET を用いた回路で構成してもよい。

【0043】

また、コンデンサ C_{dp} 及び C_{dm} の両端の電圧に位相差が生じる場合には、コンデンサ C_{dp} 及び C_{dm} の一端から他端までのループ回路上に位相補償回路を挿入し、位相差が生じないように調整してもよい。あるいは、実施の形態 2 における容量検出回路 30 の抵抗 R_p 及び R_m を可変抵抗とし、コンデンサ C_p 及び C_m を可変容量とすることで、位相補償と通過帯域の調整とを同時に行うようにしてもよい。

【産業上の利用可能性】

【0044】

本発明は、容量検出回路として、特に、微小な静電容量の変化分に対応した信号を出力する回路として利用することができ、例えば、コンデンサマイクロホン等の物理量の変化に応じて容量が変化する容量型センサの検出回路として利用することができる。

【図面の簡単な説明】

【0045】

【図 1】 本発明の実施の形態 1 における容量検出回路の回路図である。

【図 2】 図 1 に示された容量検出回路の等価回路の回路図である。

【図 3】 本発明の実施の形態 2 における容量検出回路の回路図である。

【図 4】 図 3 に示された容量検出回路の等価回路の回路図である。

【図 5】 図 4 に示された等価回路に信号電圧を記した回路図であり、(a) は回路が定常状態にある場合、(b) は回路が変化状態にある場合の回路図である。

【図 6】 図 3 に示された容量検出回路に 2 つのバッファアンプを付加した容量検出回路の回路図である。

【図 7】 バッファアンプの入力段を構成する MOSFET の基板とバッファアンプの出力端子とを接続した回路図である。

【図 8】 容量検出回路にテスト用コンデンサを付加した回路図である。

【図 9】 バッファアンプの一例を示す回路図である。

【図 10】 従来の容量検出回路の回路図である。

【図 11】 図 10 に示された容量検出回路の等価回路の回路図である。

【符号の説明】

【0046】

C_s 容量型センサ

D_{p1} 、 D_{p2} 、 D_{m1} 、 D_{m2} ダイオード

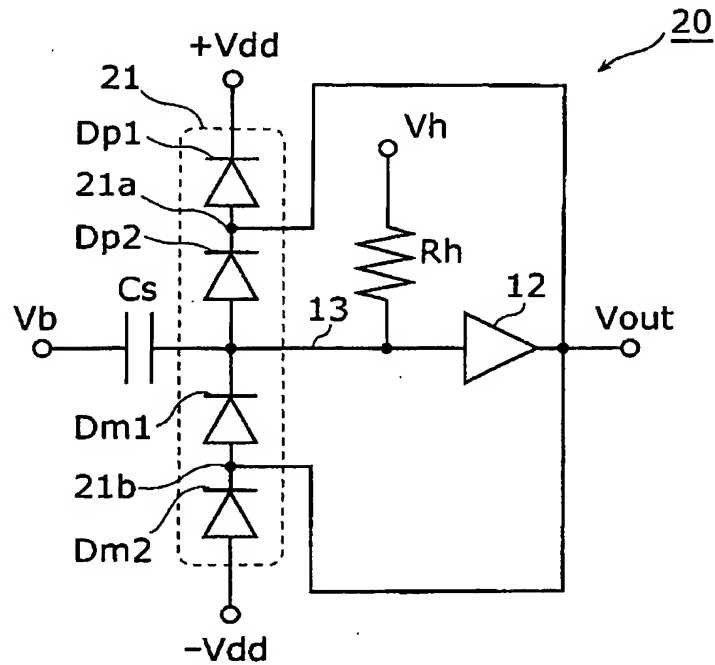
R_h 、 R_p 、 R_m 抵抗

C_{dp} ダイオード D_{p2} の容量

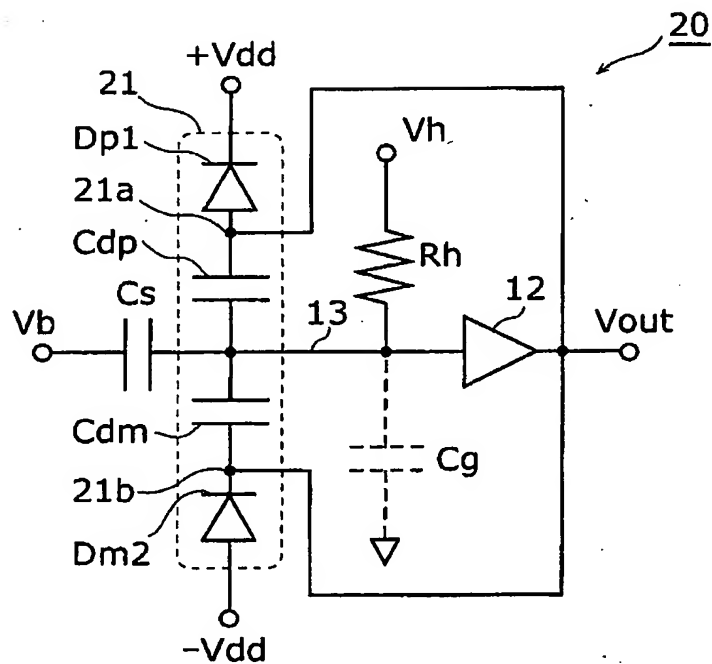
C_{dm} ダイオード D_{m1} の容量

C g バッファアンプ 12 の入力容量
 C p、C m コンデンサ
 12 バッファアンプ
 13 信号線
 20、30、40 容量検出回路
 21、31、41 入力保護回路
 21 a、21 b、31 a、31 b、41 a、41 b 接続点
 42、43 バッファアンプ
 50 テスト用コンデンサ
 51 スイッチ
 52 テスト用 P A D
 53 スイッチ切替制御回路

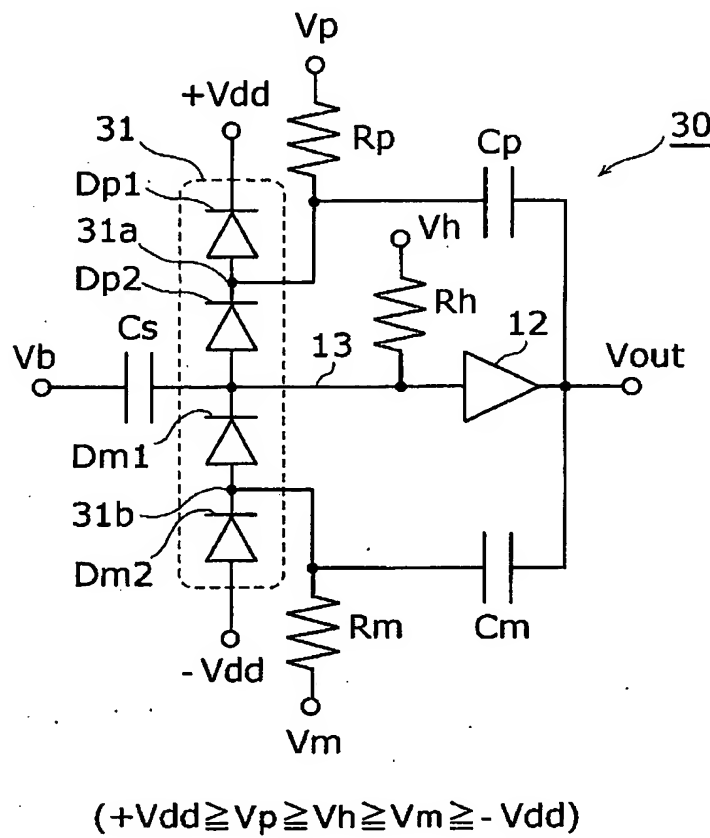
【書類名】 図面
【図 1】



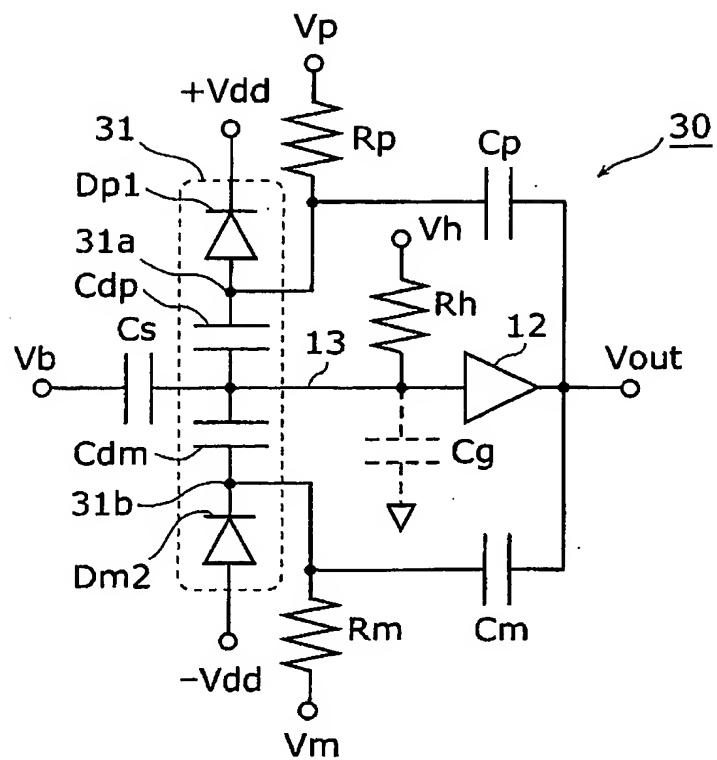
【図 2】



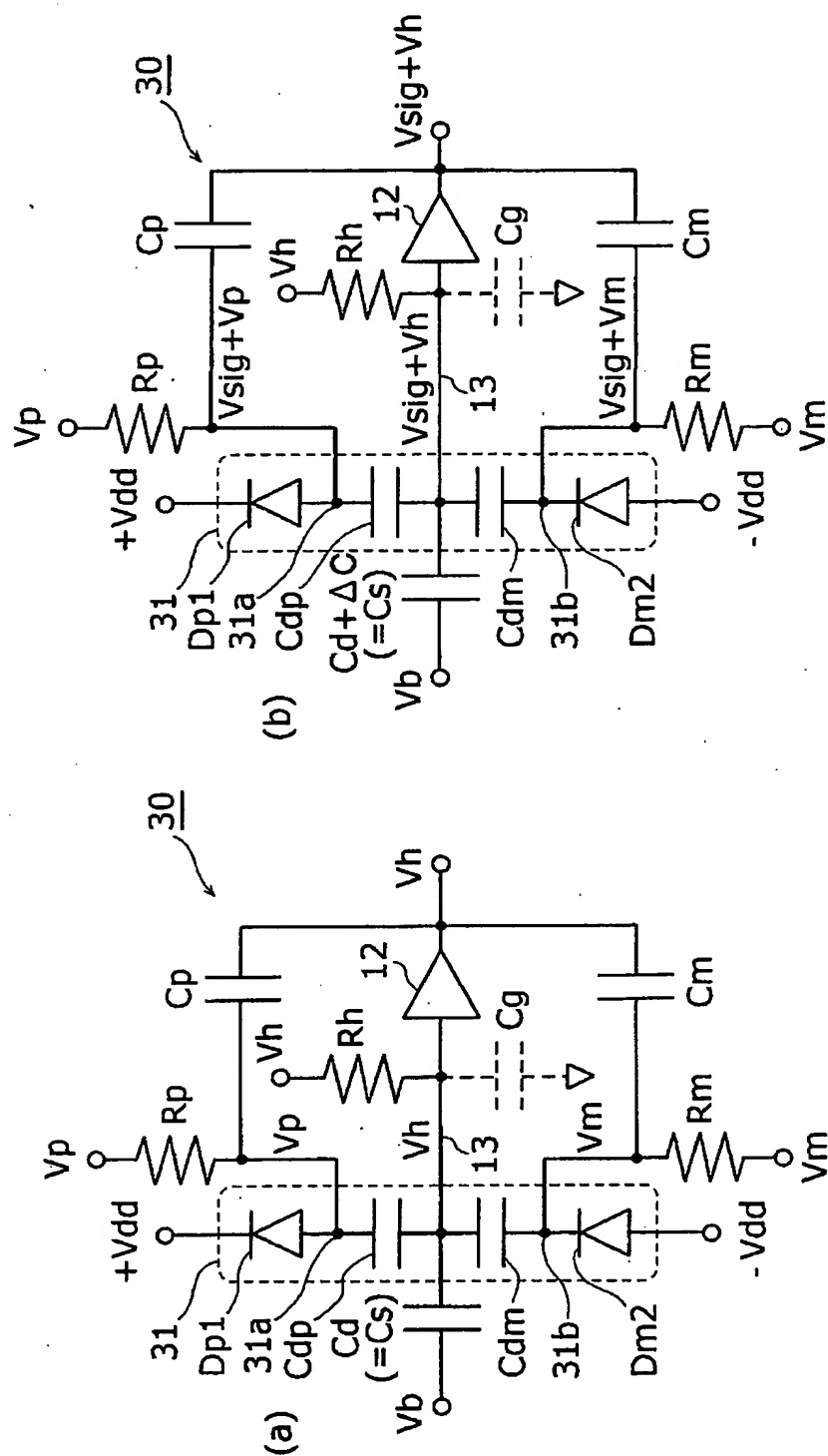
【図 3】



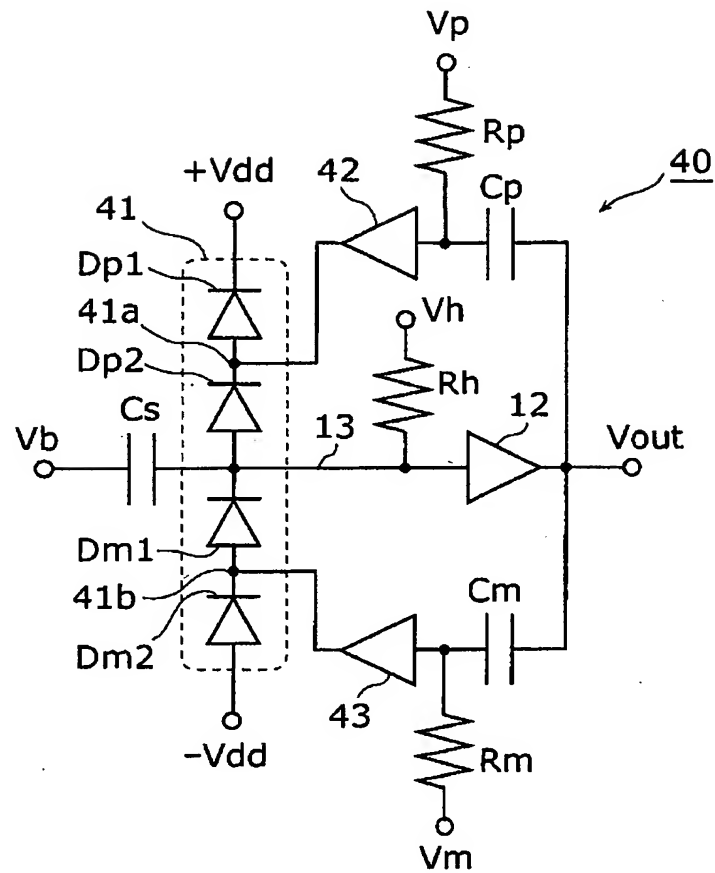
【図 4】



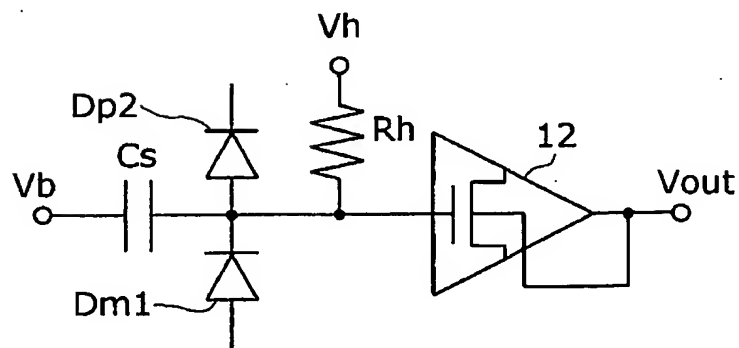
【図 5】



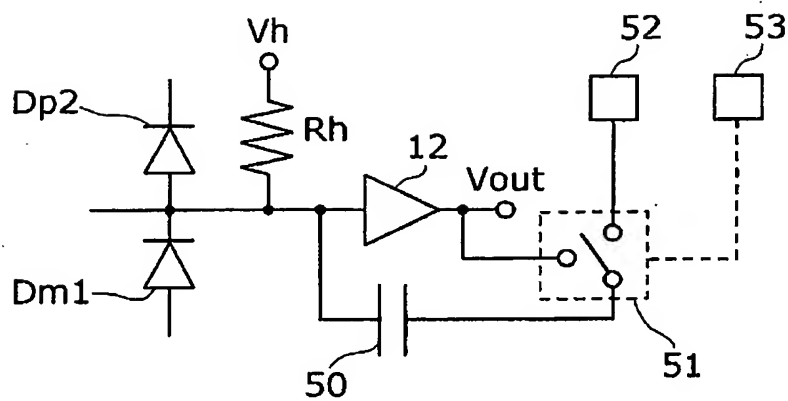
【図 6】



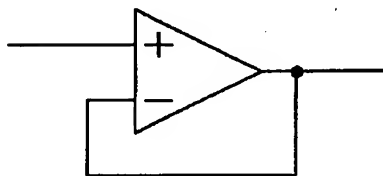
【図 7】



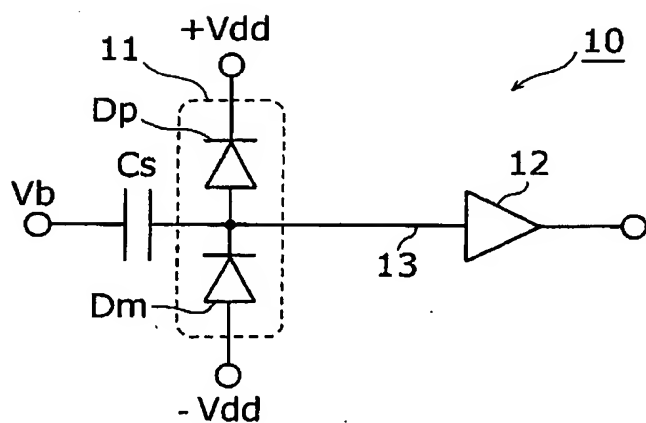
【図 8】



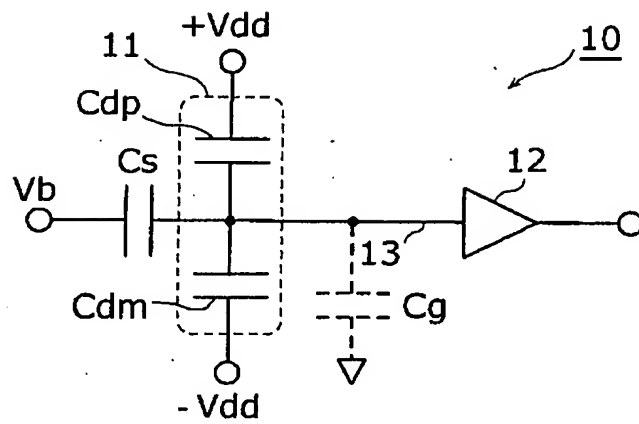
【図 9】



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 入力保護回路を備え、かつ、高い感度をもつ容量検出回路を提供する。

【解決手段】 容量型センサ C_s の容量を検出する容量検出回路 20 であって、容量型センサ C_s に信号線 13 を介して接続される電圧増幅率が 1 のバッファアンプ 12 と、信号線 13 と正電源 (+V_{dd}) との間に直列に接続されたダイオード D_{p1} 及び D_{p2} と、信号線 13 と負電源 (-V_{dd}) との間に直列に接続されたダイオード D_{m1} 及び D_{m2} とを含み、バッファアンプ 12 の出力端子が、ダイオード D_{p1} とダイオード D_{p2} との接続点 21a、及び、ダイオード D_{m1} とダイオード D_{m2} との接続点 21b に接続されている。

【選択図】

図 1

認定・付加情報

特許出願の番号	特願 2003-287991
受付番号	50301306018
書類名	特許願
担当官	第一担当上席 0090
作成日	平成15年 8月 7日

< 認定情報・付加情報 >

【提出日】 平成15年 8月 6日

【書類名】 出願人名義変更届
【提出日】 平成15年 1月 7日
【あて先】 特許庁長官殿
【事件の表示】
 【出願番号】 特願2003-287991
【承継人】
 【識別番号】 000219967
 【氏名又は名称】 東京エレクトロン株式会社
【承継人代理人】
 【識別番号】 100109210
 【弁理士】
 【氏名又は名称】 新居 広守
 【電話番号】 06-4806-7530
【譲渡人】
 【識別番号】 000002118
 【氏名又は名称】 住友金属工業株式会社
【譲渡人代理人】
 【識別番号】 100109210
 【弁理士】
 【氏名又は名称】 新居 広守
 【電話番号】 06-4806-7530
【手数料の表示】
 【予納台帳番号】 049515
 【納付金額】 4,200円
【提出物件の目録】
 【物件名】 譲渡証書 1
 【物件名】 持分譲渡証書 1
 【物件名】 同意書 1
 【物件名】 委任状 1
 【援用の表示】 平成15年12月17日提出の包括委任状を援用する。

特願 2003-287991

ページ: 1/
(1)

【物件名】

譲渡証書

【添付書類】



譲渡証書

平成 15 年 12 月 22 日

住所（居所） 東京都港区赤坂五丁目3番6号
譲受人 東京エレクトロン株式会社 殿

住所（居所） 大阪府大阪市中央区北浜4丁目5番33号

譲渡人 住友金属工業株式会社

代表者 下妻 博



下記の発明に関する特許を受ける権利を貴社に譲渡したことに相違ありません。

記

1 特許出願の番号及び発明の名称

平成11年特許願第208153号 「静電容量型近接センサ」

平成11年特許願第216720号 「配管検査装置及び配管検査方法」

平成11年特許願第216721号 「免疫学的反応性物質検出方法」

特願2000-073275 「マイクロポンプ製造方法」

特願2000-092080 「マイクロポンプ製造方法」

特願2000-229425 「マイクロフォン装置」

特願2000-229426 「マイクロフォン装置」

特願2000-349857 「センシングシステム」

特願2001-019264 「対数型A/D変換器、対数型A/D変換方法、及び対数型D/A変換器、」

出証特2004-3081068

2

- 特願 2001-233814 「プロービングシステム及び容量測定方法」
- 特願 2001-269992 「静電容量検出回路、静電容量検出装置及びマイクロホン装置」
- 特願 2001-269993 「静電容量検出回路、静電容量検出装置及びマイクロホン装置」
- 特願 2001-270877 「インピーダンス検出回路、その方法及び静電容量検出回路」
- 特願 2001-269687 「インピーダンス検出回路及び静電容量検出回路と
その方法」
- 特願 2001-269777 「インピーダンス検出回路及び静電容量検出回路」
- 特願 2001-270307 「静電容量検出回路及び静電容量検出方法」
- 特願 2001-329960 「マイクロ構造体、物理量検出装置及びその製造方法」
- 特願 2001-342599 「マイクロ構造体、その熱制御方法及びマイクロ構造体の製造方法」
- 特願 2002-260685 「静電容量検出回路、静電容量検出装置及びマイクロホン装置」
- 特願 2002-260686 「静電容量検出回路、静電容量検出装置及びマイクロホン装置」
- 特願 2002-094085 「静電容量の検出回路及び検出方法」
- 特願 2002-260687 「インピーダンス検出回路、その方法及び静電容量検出回路」
- 特願 2002-382006 「インピーダンス検出装置及びインピーダンス検出方法」
- 特願 2003-074959 「静電容量の検出回路及び検出方法」
- 特願 2002-353516 「静電容量検出回路及び静電容量検出方法」
- 特願 2003-287991 「容量検出回路及び容量検出方法」

特願 2003-287991

ページ: 3/
(3)

【物件名】

持分譲渡証書

【添付書類】



持 分 譲 渡 証 書

平成 15 年 12 月 22 日

住所（居所） 東京都港区赤坂五丁目3番6号
譲受人 東京エレクトロン株式会社 殿

住所（居所） 大阪府大阪市中央区北浜4丁目5番33号

譲渡人 住友金属工業株式会社

代表者 下 妻 博



下記の発明に関する特許を受ける権利については当社と北斗電子工業株式会社殿との共有のところ、今般、当社の持分を貴社に譲渡したことに相違ありません。

記

1 特許出願の番号及び発明の名称

- | | |
|---------------|---|
| 特願2000-208902 | 「インピーダンス検出回路及びインピーダンス検出方法」 |
| 特願2001-054461 | 「インピーダンス検出回路、インピーダンス検出装置、及びインピーダンス検出方法」 |
| 特願2001-268166 | 「インピーダンス検出回路、インピーダンス検出装置、及びインピーダンス検出方法」 |
| 特願2001-269791 | 「容量計の校正方法、校正用標準容量ボックス及び容量計」 |
| 特願2001-269991 | 「インピーダンス検出回路及び静電容量検出回路」 |
| 特願2002-260684 | 「容量計の校正方法、校正用標準容量ボックス、静電容量の測定方法、容量測定用ボックス及び容量計」 |
| 特願2002-260688 | 「インピーダンス検出回路及び静電容量検出回路」 |

出証特2004-3081068

特願2003-287991

ページ: 4/E
(4)

【物件名】

同意書

【添付書類】



同意書

平成15年12月22日

住所(居所) 大阪府大阪市中央区北浜4丁目5番33号

氏名(名称) 住友金属工業株式会社 殿

住所(居所) 兵庫県西宮市名塩東久保2番16号

氏名(名称) 北斗電子工業株式会社

代表者

中野浩一



下記の発明に関する特許を受ける貴社の持分を貴社が東京エレクトロン株式会社殿に譲渡することに同意します。

記

1 特許出願の番号及び発明の名称

- 特願2000-208902 「インピーダンス検出回路及びインピーダンス検出方法」
- 特願2001-054461 「インピーダンス検出回路、インピーダンス検出装置、及びインピーダンス検出方法」
- 特願2001-268166 「インピーダンス検出回路、インピーダンス検出装置、及びインピーダンス検出方法」
- 特願2001-269791 「容量計の校正方法、校正用標準容量ボックス及び容量計」
- 特願2001-269991 「インピーダンス検出回路及び静電容量検出回路」
- 特願2002-260684 「容量計の校正方法、校正用標準容量ボックス、静電容量の測定方法、容量測定用ボックス及び容量計」
- 特願2002-260688 「インピーダンス検出回路及び静電容量検出回路」

出証特2004-3081068

認定・付加情報

特許出願の番号	特願2003-287991
受付番号	20400090045
書類名	出願人名義変更届
担当官	塩原 啓三 2404
作成日	平成16年 3月15日

<認定情報・付加情報>

【提出日】	平成16年 1月 7日
【承継人】	
【識別番号】	000219967
【住所又は居所】	東京都港区赤坂五丁目3番6号
【氏名又は名称】	東京エレクトロン株式会社
【承継人代理人】	申請人
【識別番号】	100109210
【住所又は居所】	大阪府大阪市淀川区西中島3丁目11番26号 新大阪末広センタービル3階 新居国際特許事務所内
【氏名又は名称】	新居 広守
【譲渡人】	
【識別番号】	000002118
【住所又は居所】	大阪府大阪市中央区北浜4丁目5番33号
【氏名又は名称】	住友金属工業株式会社
【譲渡人代理人】	
【識別番号】	100109210
【住所又は居所】	大阪府大阪市淀川区西中島3丁目11番26号 新大阪末広センタービル3階 新居国際特許事務所内
【氏名又は名称】	新居 広守
【提出された物件の記事】	
【提出物件名】	同意書 1
【提出物件名】	譲渡証書 1
【提出物件名】	持分譲渡証書 1

特願2003-287991

出願人履歴情報

識別番号

[000002118]

1. 変更年月日

1990年 8月16日

[変更理由]

新規登録

住所

大阪府大阪市中央区北浜4丁目5番33号

氏名

住友金属工業株式会社

特願 2003-287991

出 願 人 履 歴 情 報

識別番号

[000219967]

1. 変更年月日

2003年 4月 2日

[変更理由]

住所変更

住 所

東京都港区赤坂五丁目3番6号

氏 名

東京エレクトロン株式会社